

PAT-NO: JP02002093704A

DOCUMENT-IDENTIFIER: JP 2002093704 A

TITLE: THIN-FILM SEMICONDUCTOR DEVICE AND ITS MANUFACTURING APPARATUS

PUBN-DATE: March 29, 2002

INVENTOR-INFORMATION:

NAME
ITO, MASATAKA

COUNTRY
N/A

ASSIGNEE-INFORMATION:

NAME
CRYSTAGE CO LTD
PRIME VIEW INTERNATL CO LTD

COUNTRY
N/A
N/A

APPL-NO: JP2000324698

APPL-DATE: September 18, 2000

INT-CL (IPC): H01L021/20, H01L021/205 , H01L021/268 , H01L021/31 , H01L021/316
, H01L029/786 , H01L021/336

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a stable, appropriate thin-film semiconductor device for reducing the contamination of impurities and the damages to the surface of polysilicon that is crystallized in a thin-film semiconductor device (TFT), using the polysilicon.

SOLUTION: A thin oxide film is formed on the surface of the crystallized polysilicon, without breaking vacuum, immediately after the crystallization of polysilicon. As the configuration of a thin-film semiconductor, a gate insulating film shown in Figure 1 is composed of two second thick layers that are manufactured in a later process. Also, for continuously forming the polysilicon thin film and a first very thin insulating film, a device is used, where a line-like plasma CVD system, a laser-annealing apparatus by line beams, and a line-like surface-treatment apparatus or thin-film forming device are aligned in series.

COPYRIGHT: (C)2002, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-93704

(P2002-93704A)

(43) 公開日 平成14年3月29日 (2002.3.29)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 1 L	21/20	H 0 1 L 21/20	5 F 0 4 5
	21/205	21/205	5 F 0 5 2
	21/268	21/268	G 5 F 0 5 8
	21/31	21/31	C 5 F 1 1 0
	21/316	21/316	M

審査請求 未請求 請求項の数6 書面 (全 6 頁) 最終頁に続く

(21) 出願番号 特願2000-324698(P2000-324698)

(22) 出願日 平成12年9月18日 (2000.9.18)

(71) 出願人 500214026

株式会社クリスタージュ

兵庫県神戸市中央区港島9丁目1番地 K
-CAT2階

(71) 出願人 500488133

元太科技工業股▲ふん▼有限公司

台湾新竹市科学工業園区力行一路3号

(72) 発明者 伊藤 政隆

奈良市西大寺新町1-2-27-711

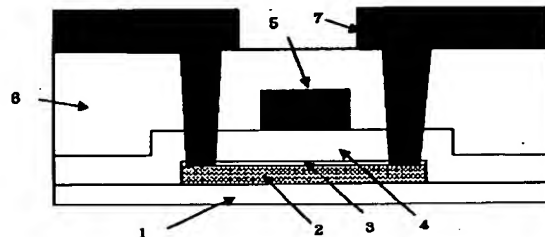
最終頁に続く

(54) 【発明の名称】 薄膜半導体装置及びその製造装置

(57) 【要約】

【目的】 ポリシリコンを用いた薄膜半導体装置 (TF T) において結晶化したポリシリコンの表面の不純物汚染、及びダメージを低減し安定で良好な薄膜半導体装置を提供する。

【構成】 結晶化したポリシリコン表面に薄い酸化膜をポリシリコン結晶化の直後に真空を破らずに形成する。薄膜半導体の構成としては、図1に示すようにゲート絶縁膜が第1の極薄の絶縁膜と後の工程で作製される第2の厚い膜の2層で構成される。また、上記のポリシリコン薄膜と第1の極薄の絶縁膜を連続して形成するために、ライン状のアラズマCVD装置とラインビームによるレーザーアニール装置並びにライン状の表面処理装置もしくは薄膜形成装置が直列に並んでなる装置を用いて作製する。



【特許請求の範囲】

【請求項1】ポリシリコンをチャンネルとして用いた薄膜半導体装置において、該ポリシリコン薄膜は必要な部分のみを残し島状に加工されてなり、該ポリシリコン薄膜上に形成した絶縁膜は第1の絶縁膜と第2の絶縁膜の2層からなり、該第1の絶縁膜はポリシリコン薄膜と同一の形状に加工され、該第2の絶縁膜はポリシリコンの島全体を覆うように形成されることを特長とする薄膜半導体装置。

【請求項2】請求項第1項記載の薄膜半導体装置において、第1の絶縁膜の膜厚が第2の絶縁膜の膜厚の1/10以下であることを特長とする薄膜半導体装置。

【請求項3】請求項1に記載の薄膜半導体装置を作製するための装置で、その構成が、ライン状のプラズマ発生部と、反応ガスを導入する導入部とからなるライン状のプラズマCVD装置と該プラズマCVDにより成膜された薄膜をライン状の光によりアニールするアニール部と、アニールされた薄膜表面覆うように酸化膜を形成する装置からなることを特長とする薄膜半導体製造装置。

【請求項4】請求項3に記載の薄膜形成装置においてライン状プラズマCVD装置はプラズマ発生部と反応部が一定の距離を有するリモートプラズマCVDからなることを特長とする薄膜半導体製造装置。

【請求項5】請求項3に記載の薄膜形成装置において酸化膜形成装置はライン状のプラズマ処理装置からなり、かつライン状のプラズマ発生部が基板表面から一定の距離離れた位置にあることを特長とする薄膜半導体製造装置。

【請求項6】請求項3に記載の薄膜形成装置において酸化膜形成装置はライン状のプラズマCVD装置からなり、該ライン状プラズマCVD装置において励起ガスを励起するプラズマ発生部が基板表面から一定の距離離れた位置にあることを特長とする薄膜半導体製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】表面への不純物の汚染がなく、またダメージの少ない薄膜が形成でき、薄膜トランジスタ特に高性能低温ポリシリコンTFTの特性信頼性向上に関し有用な技術であり、その応用分野である液晶パネル、イメージセンサーへの応用が期待できる。

【0002】

【従来の技術】近年、低温ポリシリコンTFTを用いた液晶パネルにドライバをモノリシック化したパネルが実用化されてきた。このような低温ポリシリコンTFTはガラスの耐熱温度600℃以下で高品質のポリシリコン膜、ゲート絶縁膜及びその界面を形成することが必要となる。現状、ポリシリコン薄膜はまず、アモルファスシリコンをプラズマCVDで成膜した後、レーザーアニールで結晶化させる方法が一般に使われている。この方法では現状アモルファスシリコンは従来のアモルファス

シリコンTFTの技術をベースとして使っており、平行平板プラズマCVDが用いられる。一方、レーザーアニール装置は基板全体を一括照射できる大エネルギーレーザー、及び均一照射するための光学系が無く、また今後早期に開発されることも困難である。したがってライン状のレーザービームを重ね合わせ、基板全体をアニールする方法がとられている。このため、アモルファスシリコンを成膜した後、一旦チャンバーから取り出しレーザーアニール装置へ移し、アニールを行っていた。レーザーアニールはシリコンを瞬間的に高温にし、熔融し、結晶化する。したがって、アモルファスシリコン表面について不純物はアニール時結晶中に取り込まれ、結晶中のキャリアとなるため、注意を要する。特に、保存時にボロンが表面に付着する場合があります、素子の安定性に問題があった。また、レーザーアニールをおこなった後、フォトリソプロセスによりアイランド化するのがこの工程においても、ポリシリコン表面をさらしたまま工程を進めることから、結晶化時と同様安定性に課題を残している。

【0003】

【発明が解決しようとする課題】本発明が解決しようとする課題としては、現状の標準的なプロセスである半導体薄膜の形成、結晶化アニール膜に関し、一連の連続処理を可能とし、特にレーザー結晶化に対し、表面の不純物汚染をし素子の安定化を図るものである。また、異なる形態のプロセスの一体化し、生産効率の向上を図ることも本発明の目的とするものである。

【0004】

【課題を解決するための手段】ポリシリコン表面に薄い絶縁体薄膜をポリシリコンの結晶化直後に真空を破らずに連続して作製する。この絶縁膜は後の工程の保護膜として働き、工程中におけるポリシリコン表面と絶縁膜の界面への不純物汚染及びダメージを低減でき、良好な半導体と絶縁膜界面を維持することが可能となる。ポリシリコン薄膜と薄い絶縁膜を同時にエッチングによりアイランドした後本来のゲート絶縁膜を形成する。このとき連続して成膜した第1の薄い絶縁膜の膜厚が薄くし、アイランドのエッジの部分とアイランド内部のゲート絶縁膜の膜厚差が大きくなるようにする。上記の構造の薄膜半導体装置の作製方法としてアモルファスシリコンの成膜、結晶化アニール、結晶表面の処理を連続して行うインライン装置を用いる。その詳細は以下のとおりである。まずアモルファスシリコンを作製する方法として、ライン状のプラズマCVDを用いる。このライン状プラズマCVDはライン状プラズマ発生源から励起ガスを供給し、基板直上から成膜原料となる反応性ガスを供給し、基板上で反応させ、薄膜を形成する。基板はこのライン状プラズマ源のしたを移動することにより、基板前面に薄膜を形成することができる。さらに引き続き、ラインビームによる、結晶化アニール部を上記の薄膜形成部と直列に配置させる。この方法によりアモルファス

を成膜した基板は直接アニール装置内に入り、アニールされる。さらに、ラインプラズマ処理装置により、表面を軽く酸化する。もしくは薄い酸化膜を成膜する。これは後の工程で直接不純物が半導体表面に付着するのを防止するもので、装置としては、ライン状のプラズマ源を持ち、プラズマ発生部が基板表面から離れてなる、リモートプラズマ装置からなる。これらの3つの装置を直列に配置し、基板を一方向に移動させることにより一連の処理が効率的に行い、ポリシリコンの表面を清浄に保持することができる。

【0005】

【作用】ポリシリコン表面を絶縁膜で保護することで安定でかつ良好な薄膜半導体装置が得られる。またその製造装置として、アモルファスシリコン薄膜の成膜とレーザーアニールを直結させることにより、アモルファスシリコン表面の不純物を無くすることができ、再現性良く良好な素子が得られる。またレーザーアニール後に表面をダメージ無しに薄い酸化膜形成が可能となり、後工程での汚染も極力抑えることが可能となる。また一連の工程が連続して行うことが可能となり、処理の効率化が図れる。

【0006】

【実施例】図1は本発明の薄膜半導体装置を示す図である。ガラス基板上1にポリシリコン薄膜2が形成され、さらにその上に第1の絶縁膜3が形成される。このポリシリコン膜2と第1の絶縁膜3の島全体を覆うように第2の絶縁膜4が成膜される。図2はプロセスを示すフロー図である。まずガラス基板上1に全面ポリシリコン2及び第1の絶縁膜3を連続して形成する(図2-1)。引続きこのポリシリコン膜2及び第1の絶縁膜3を同時にエッチングする(図2-2)。その上に、第2の絶縁膜4を成膜し(図2-3)、さらにゲート電極5を形成する(図2-4)。その後、ソースドレインの形成、層間絶縁膜の成膜、コンタクトホール形成した後ソースドレイン電極により、素子を接続する。このプロセス、及び構造では、ポリシリコンの形成直後に第1の絶縁膜を成膜するため、絶縁膜とポリシリコンの界面がプロセスに露出することがない。そのため、清浄な界面を保持することができる。図3は本発明の半導体薄膜装置の作製装置を示す図である。まず基本構成はライン状プラズマCVD100とラインビームを持つレーザーアニール装置110、ライン状プラズマ処理装置120からなる。これらの装置は直接に配置され、がらす基板10紙面はこれらの装置の下を移動することによりアモルファスの成膜、結晶化アニール、表面処理が連続して処理できる。上記ライン状プラズマ処理は軽く表面を酸化する工程と極薄い酸化膜を成膜する方法が考えられる。次にライン状プラズマCVD装置、プラズマ処理装置に関し具体的な構成を説明する。図4はライン状プラズマCVD装置の断面図を示したものである。ラインプラズマCVD

D装置はライン状のプラズマ発生チューブ101、励起ガス導入部102、反応ガス導入部103、局所排気部104及びプラズマチューブに巻かれたRFコイル105からなる。RFコイルに高周波を印加することにより励起ガス導入部102から導入されたガス、例えばAr等の不活性ガスが励起され、基板表面に流れていく。基板表面付近では反応性ガス導入部103から導入されたSiH₄反応性ガスと混合され、反応しアモルファスシリコンが基板表面に堆積される。基板はライン状プラズマCVDと直交する方向に移動し基板全面にアモルファスシリコンが堆積される。またこのラインプラズマCVD装置において、励起ガスに希ガスと酸素の混合気体もしくは酸素単体を用い反応ガスを流さない場合、表面酸化を容易に行うことができるライン状プラズマ処理装置となる。また薄い酸化膜の成膜する場合、励起ガスとして、希ガスと酸素の混合気体を用い、反応ガスにシラン(SiH₄)を持ちいれは容易に達成が可能である。このようなライン状プラズマ処理装置はプラズマ発生部が実際の基板の表面から離れたところにある。したがってこの構成ではプラズマにより発生したイオンが加速され半導体表面に衝突することが無く、ダメージの少ない表面処理が可能となる。これらの装置を直列に並べその下を基板が搬送されることにより図1、2に示した一連の処理を行うことができる。

【0007】以下具体的な薄膜形成を例にとりながら説明する。まずラインプラズマCVDによるアモルファスシリコンの形成であるがプラズマ形成のための励起ガスは図4において励起ガス導入部102から導入される。本実施例ではArガスを用い、供給量は200sccmであった。ガス圧力は100mTorrになるように排気コンダクタンスを調整した。プラズマは、ループ状アンテナからなるRFコイル105より供給された高周波エネルギーにより形成される。本実施例では20~100MHzの高周波電磁波を用いた。投入電力は1~5kWであった。このプラズマ発生部から75cm~100cm離れた位置に基板が設置されている。反応ガスがガス導入部103より供給される。本実施例ではHe(ヘリウム希釈)のSiH₄(シラン)ガスを用いた。希釈率は10%で流量は10~50sccmで行った。導入した反応ガスが、試料基板106上で、プラズマ発生部で励起されたArの活性種により分解、反応し成膜が進む。基板にはコーニング社製7059ガラスを用い、基板温度は400℃とした。この時のSiの成膜速度は50nm/minであった。反応後のガスは排気部104より排気される。反応生成系の不要物を速やかに取り去ることは二次物質の生成を防ぎ、目的対象物を高品位にするために極めて重要である。このとき反応部以外への排ガスの拡散を抑えるため、基板付近にHe(ヘリウム)ガスを一定量不活性ガス導入部107より流した。これらの排気ガスは局所排気部104で反応後のガ

スとともににより排出される。次にレーザーアニールを行う。レーザービームは基板の幅よりも広く成形された長尺ビームからなり、本実施例では400mmのビーム長でビーム幅は0.4から0.5mmのものをを用いた。この状態でレーザーエネルギー密度を320mJ/cm²〜380mJ/cm²になるように調整した。この長尺ビームのしたを基板が一定速度で移動することにより、結晶化を行った。引き続き酸素プラズマにより表面酸化を行った。上記、ラインプラズマCVDと同じ構成で励起ガスとしてHe/O₂の混合ガスを用い反応ガスは流さない。プラズマパワーは500Wから1kWを用いた。表面の酸化膜厚は10nmが得られた。この薄膜をアイランド化した後、SiO₂を100nm成膜し、ゲート絶縁膜とする。このSiO₂の成膜には通常の平行平板のプラズマCVDを用いた。これらの装置で得られた薄膜を用いてTFTを作製したところしきい値は2〜3Vの範囲で再現性良く作ることができ、本発明の有用性を確認することができた。本発明において、第1の酸化膜は10nmであり、第2の酸化膜は100nmとした。第1の酸化膜は不純物のシリコン表面への付着防止とダメージを回避するためのもので、不純物の拡散及び工程途中のプラズマダメージ等を考慮しても、10nmあれば十分である。また第1の酸化膜が厚く、第2の酸化膜が薄くなると、アイランドエッジは第2の酸化膜だけに電界が印加されるため、電界強度が強くなり、リーク、絶縁破壊等の問題も生じる、本実施例では第1の絶縁膜と第2の絶縁膜の膜厚比が1:10くらいになるように設定し、第1の絶縁膜の影響が出ないようにした。

【0008】

【発明の効果】本発明は、ポリシリコン表面の不純物汚染を低減することができ、また工程内におけるダメージ

を低減することができ、素子の安定性を図ることができ、また工程の連続処理により、生産の効率化を図ることができる。

【0010】

【図面の簡単な説明】

【図1】薄膜半導体装置の断面構造図である。

【図2】薄膜半導体装置のプロセスフローである。

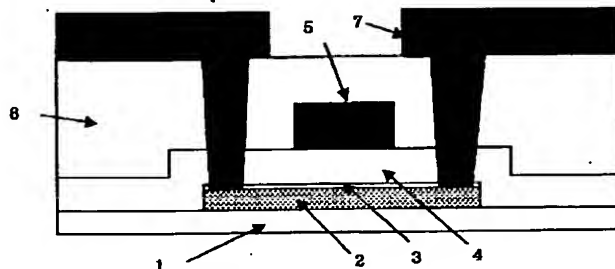
【図3】薄膜半導体装置を作製する装置を示す図である。

【図4】ライン状プラズマCVD装置を示す図である。

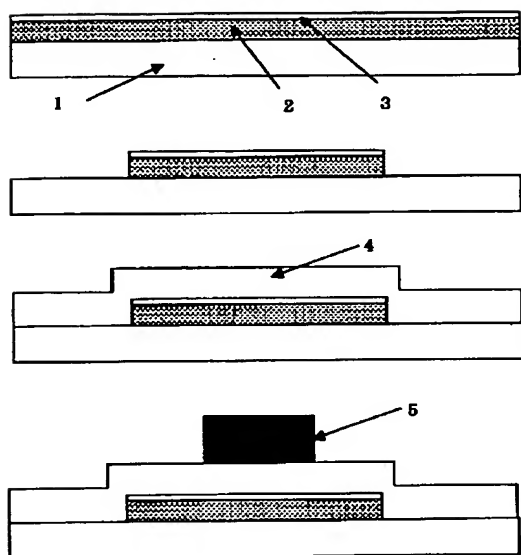
【符号の説明】

- 1…ガラス基板
- 2…シリコン膜
- 3…第1の絶縁膜
- 4…第2の絶縁膜
- 5…ゲート電極
- 6…層間絶縁膜
- 7…ソースドレイン電極
- 10…ガラス基板
- 20…アモルファスシリコン膜
- 30…ポリシリコン膜
- 40…酸化膜
- 100…ライン状プラズマCVD
- 101…プラズマチューブ
- 102…励起ガス導入部
- 103…反応性ガス導入部
- 104…排気部
- 105…RFコイル
- 106…基板
- 107…不活性ガス導入部
- 110…レーザーアニール装置

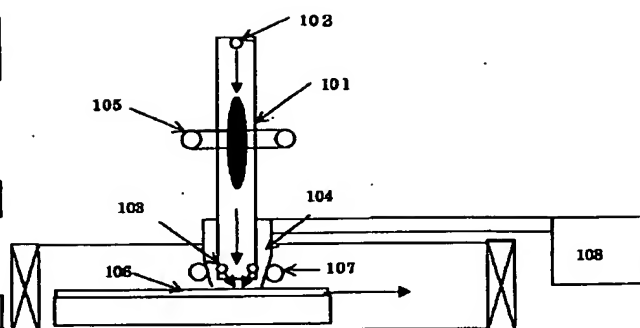
【図1】



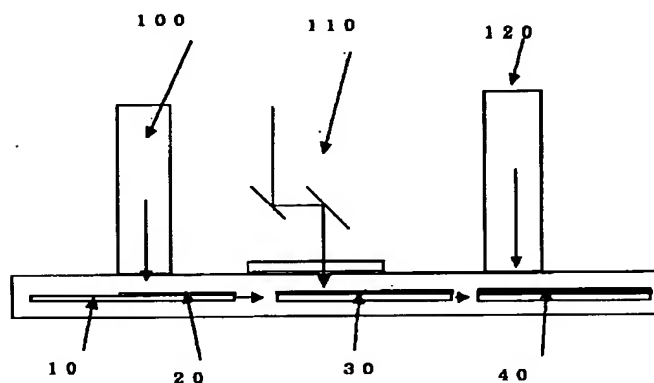
【図2】



【図4】



【図3】



フロントページの続き

(51)Int.Cl.⁷

H01L 29/786
21/336

識別記号

FI
H01L 29/78

テマコード(参考)

617U
627B
627G

Fターム(参考) 5F045 AA08 AB03 AB32 AC01 AC11
AC14 AC17 AD08 AF07 BB14
BB18 CA15 DC51 DP23 EH02
EH11 HA18 HA24 HA25
5F052 AA02 BA07 CA02 CA10 DA02
DB03 EA16 JA01
5F058 BA20 BB04 BC02 BD01 BF07
BF23 BF29 BH01
5F110 AA14 AA16 AA26 CC02 DD02
FF09 FF30 GG02 GG13 PP03
PP06 QQ09